

**SECTION 26. Radio-technique. Electronics. Telecommunications.****Andrey Nikolayevich Antropov**Associate Professor, PhD,  
Omsk State Technical University, Omsk, Russia  
[kpra-antr@yandex.ru](mailto:kpra-antr@yandex.ru)**Tatyana Anatolyevna Cheremnykh**assistant,  
Omsk State Technical University, Omsk, Russia  
[Dion88@mail.ru](mailto:Dion88@mail.ru)**INTERCONNECTIONS IN MULTILEVEL COMMUTATION SPACE  
“SYSTEM IN PACKAGE – PCB”**

*Abstract:* Optimization of interconnections in design by “Chip – package - PCB” technology is considered.

*Key words:* system on chip, system in package, interconnections, design.

УДК 658.512.011.56

**МЕЖСОЕДИНЕНИЯ В МНОГОУРОВНЕВОМ КОММУТАЦИОННОМ  
ПРОСТРАНСТВЕ «СИСТЕМА В КОРПУСЕ – ПЕЧАТНАЯ ПЛАТА»**

*Аннотация:* Рассматривается оптимизация межсоединений при проектировании по технологии «Кристалл – корпус – печатная плата»

*Ключевые слова:* система на кристалле, система в корпусе, межсоединения, проектирование.

Система в корпусе (СвК) – это единый конструктивный модуль, состоящий из нескольких электронных узлов и компонентов различной функциональности. Система в корпусе может объединять в своем составе цифровые и аналоговые радиочастотные кристаллы СБИС, пассивные компоненты, оптические модули и другие устройства.

Успех проектирования СвК связан в первую очередь с эффективным разбиением разрабатываемой микросистемной системы на отдельные составляющие, реализуемые, как компоненты СвК, оценкой взаимного влияния компонентов по ряду параметров (учет электромагнитной совместимости, анализ тепловых режимов). Важным аспектом конструирования СвК является учет внешних воздействий.

Конструирование СвК связано, в том числе, с анализом способов размещения компонентов в объеме корпуса с учетом его электрических характеристик.

Существующие классификационные схемы для СвК учитывают различные варианты размещения компонентов в корпусе: в одной плоскости, друг над другом, кристалл на кристалле ( в том числе в положении перевернутого кристалла). Если отдельные компоненты СвК уже конструктивно реализованы в виде корпусированных узлов, количество вариантов компоновки еще более увеличивается. Появляются варианты «корпус на корпусе», «корпус в корпусе».

По оценке разработчиков, помимо корпусов микросистемных узлов печатные платы также оказывают существенное влияние на быстродействие электронных устройств.

Многообразие вариантов постановки задачи проектирования систем «кристалл/компонент – корпус – печатная плата», значительное влияние способа

объединения компонентов электронного устройства в корпусе и на печатной плате на его электрические характеристики, делают актуальной задачу оптимизации межсоединений таких многоуровневых систем.

Традиционные технологии проектирования печатных узлов электронных устройств с применением стандартных наборов микросхем ограничивают возможности конструктора электронной аппаратуры по обеспечению целостности сигналов, однородности линий передачи сигналов.

В этом случае конструктору доступен уровень, на котором возможен учет электрических характеристик корпусов микросхем для оценки влияния конструкции корпуса на уровень помех и целостность сигналов.

Влиять на электрические характеристики всего соединения «контактная площадка на кристалле – контактная площадка на печатной плате», определяемые в том числе оценкой длины и однородности линии передачи, конструктор не может.

В этом случае возможны потери уровня производительности и целостности сигнала, достигнутые для кристалла.

При реализации полного цикла конструирования печатных узлов электронных устройств высокого быстродействия по технологии «кристалл / компонент – корпус – печатная плата» появляется возможность учитывать не только электрофизические характеристики корпусов и выводов микросхем и печатных проводников, но и характеристики всей совокупности соединений «контактная площадка на кристалле – контактная площадка на печатной плате» в целом.

Также в едином цикле проектирования должны быть совмещены модели фрагментов электрических соединений для кристалла, корпуса и печатной платы. Учитывая число вариантов реализации таких фрагментов соединений, а тем более их комбинаций в пределах соединения в целом, важной является задача выстраивания методики конструирования, направленной на оптимизацию межсоединений.

С одной стороны для критических соединений вводятся жесткие ограничения на электрические параметры и геометрическую конфигурацию для обеспечения целостности и неперевышения обусловленного времени задержки сигналов. Но процесс конструирования усложняется тем обстоятельством, что отдельные электрические соединения реализуются на нескольких уровнях интеграции единой конструкции печатного узла, а электрические параметры и геометрические конфигурации межсоединений специфичны для каждого уровня интеграции.

В сформулированной задаче конструирования за основу взят ресурс на геометрию –  $R$ , а также электрические параметры ( $R, L, C, Z$ ) и время задержки ( $T$ ). Ресурс нормируется для всего межсоединения, раскладывается на компоненты по уровням интеграции коммутационного пространства – (1):

$$R\{G, R, L, C, [Z], T\} = \sum Ri\{Gi, Ri, Li, Ci, [Zi], Ti\}. \quad (1)$$

Появляется возможность согласованного перераспределения ресурса  $R$  по уровням коммутационного пространства.

Таким образом, актуальна задача разработки модельного ряда для реализации межсоединений и планирования цепочек обработки сигналов во многоуровневом коммутационном пространстве системы «кристалл–корпус–печатная плата».

В простейшем случае эта задача сводится к традиционной геометрической задаче выстраивания топологии межсоединений, в нашем случае усложненной многоуровневым характером коммутационного пространства.

В предлагаемой модели коммутационного пространства с целью уменьшения размерности вычислительной задачи применен метод зонирования коммутационного пространства каждого уровня и распределения на группы «ближних» и «дальних» зон.

При изменении положения компонента верхнего уровня в пределах коммутационного поля нижнего уровня ориентация компонента меняется таким образом, чтобы выйти в «ближнюю» зону для критического соединения.

Помимо разработки методики конструирования СвК с учетом интеграции в систему «кристалл/компонент – корпус – печатная плата», направленной на оптимизацию межсоединений мы связываем разработку технологии проектирования многокристальной СБИС СвК с решением следующих актуальных задач:

- разработка рекомендаций, а может быть и методики оценки и выбора способа компоновки кристаллов/компонентов в конструкции СвК;
- разработка модельного ряда для реализации межсоединений на различных уровнях системы «кристалл/компонент – корпус – печатная плата»;
- разработка компьютерной технологии конструирования систем «кристалл/компонент – корпус – печатная плата» с проекцией на один из существующих программных комплексов.

### References:

1. А. Комков, Г. Хренов «Кристалл – корпус – печатная плата. Проектирование соединений» //Электроника НТБ № [7/2005](#). С.84-86.
2. А. Медведев «Интегральные компоненты и монтажные подложки. Постоянная интеграция» // Компоненты и технологии №12/2006 С.124-134.
3. Пирогова Е. В. Проектирование и технология печатных плат: Учебник. М.: ФОРУМ: ИНФРА-М, 2005.
4. Package-on-Package: The Story Behind This Industry Hit. – Semiconductor International, 2007, т.6 (1).
5. "PoP" Goes the Future. – Assembly Magazine, 2008, т.9, с.30.
6. POP and vapor phase technology. – Global SMT&Packaging, 2009, №9.
7. Данилин Н. С. Системы в корпусе - магистральный путь развития ЭКБ для авиации космоса, ВПК // Вестник электроники. 2009. № 2. С. 7-9.
8. K. Sheth, E. Sarto, J. Magro. The Importance of Adopting a Package-Aware Chip Design Flow, DAC 2006, July 24–28, 2006.
9. Лузин С.Ю. САПР TороR. Трассировка и оптимизация. – «Современная электроника», 2008, №9.
10. S. Liu, G. Chen, T. Tong Jing, L. He, T. Zhang, R. Dutta, X. Hong. Topological Routing to Maximize Routability for Package Substrate, DAC 2008, June 8-13, 2008.